

IMAGE SENSOR

Patent Number: JP7176721
Publication date: 1995-07-14
Inventor(s): HYNECEK JAROSLAV
Applicant(s): TEXAS INSTR INC <TI>
Requested Patent: JP7176721
Application Number: JP19920184092 19920710
Priority Number(s):
IPC Classification: H01L29/762; H01L21/339
EC Classification:
Equivalents:

Abstract

PURPOSE: To achieve a charge-multiplying capacity inducing the collision ionization of a charge carrier in a CCD cell.
CONSTITUTION: A DC-biased transfer barrier is formed below an electrode 56 with a phase 3, and a temporary accumulation well is formed below an electrode 54 with a phase 2. When the biasing of the electrode 54 with a phase 2 decreases, an accumulated charge is injected to a high electric field region between the electrode 56 with a phase 3 and the electrode 58 with a phase 4 over a transfer barrier below the electrode 56 with a phase 3. While a carrier travels in a CCD channel, it collides with a lattice atom and releases additional electrons from a valence electron band when an electric field in the channel is sufficiently strong and leaves a collision region along with positive holes and electrons being generated due to the collision and becomes free. A pair of electron and positive hole is separated by an electric field in a direction that is vertical to the surface of a CCD during the collision ionization, only electrons are gathered in a well below the electrode 58 of the phase 4, thus multiplying the electrons.

Data supplied from the esp@cenet database - I2

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-176721

(43)公開日 平成7年(1995)7月14日

(51) Int.Cl. ⁶ H 01 L 29/762 21/339	識別記号 9056-4M	序内整理番号 F I	技術表示箇所 H 01 L 29/76 301 A
--	-----------------	---------------	------------------------------

審査請求 未請求 請求項の数2 OL (全13頁)

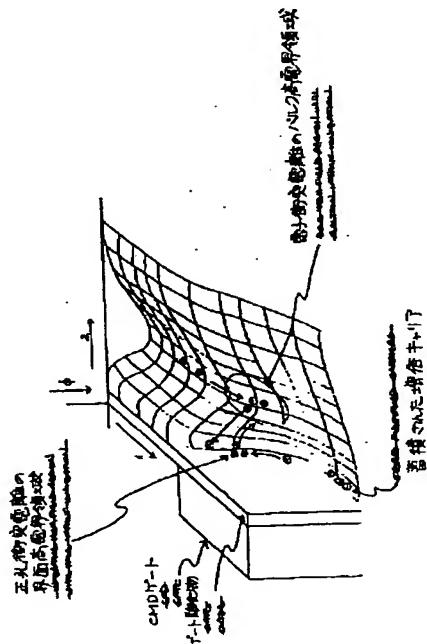
(21)出願番号 特願平4-184092	(71)出願人 590000879 テキサス インスツルメンツ インコーポ レイテッド アメリカ合衆国テキサス州ダラス, ノース セントラルエクスプレスウェイ 13500
(22)出願日 平成4年(1992)7月10日	(72)発明者 ジャロスラブ ハイネセック アメリカ合衆国テキサス州ダラス, リチャ ードソン, ティファニー トレイル 608
	(74)代理人 弁理士 浅村 皓 (外2名)

(54)【発明の名称】 イメージセンサ

(57)【要約】

【目的】 電荷増倍能力を持つCCDイメージセンサを得る。

【構成】 直流バイアスされた転送障壁が電極56の下に形成され、一時的な蓄積井戸が電極54の下に形成される。高電界領域が電極56と電極58との界面に形成される。電極54のバイアスが低下すると(すなわち電位が上昇すると)、蓄積されている電荷は電極56の下の転送障壁を越えて、電極56と電極58との間の高電界領域中へ注入される。電荷がCCDチャネル中を移動する間に、チャネル中の電界が十分強ければ、衝突電離によって電子-正孔対が生成される。電子のみが電極58の下の井戸中に集められて電荷の増倍が行われる。



【特許請求の範囲】

【請求項1】 CCDセル中で電荷を増倍するための方法であって、前記CCDセル中で電荷キャリアの衝突電離を引き起こす工程を含む方法。

【請求項2】 電荷増倍装置(CMD) CCDセルであって:一時的に電荷を保持するための電位井戸、前記電位井戸から分離された前記CCDセルの一部分中の電界領域であって、前記電界が電界を横切るキャリアによって衝突電離が引き起こされるに十分な強さであるような電界領域。

前記電位井戸中の前記電荷を前記電界領域中へ流れ出すことを引き起こす手段であって、その流れの結果、衝突電離によって前記電荷の増倍がもたらされるような流れを引き起こす手段、を含む装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は一般的には電荷増倍装置に関するものである。

【0002】

【従来の技術】 本発明の範囲を限定することなく、小型画素のCCDイメージセンサを例にとって本発明の背景について説明することにする。

【0003】 これまでこの分野において、消費者市場からのより高い分解能を有するCCDカメラを求める要求が増大すると共に、設計者はそれらの製品に使用されるCCDイメージセンサ中へより多くの画素を組み込んできた。同時に、それらのセンサのコストを維持もしくは低下させるようにとの競合的な圧力によって、チップ寸法の縮小、従って能動画素エリアの縮小を余儀なくされてきた。この避けられない傾向は、最近の技術論文の中に見てとれるし、更に多くの製品カタログ中でも明かである。しかし、このことは2つの重大な問題につながる: 1つは画素検知感度の低下であり、もう1つは信号対雑音比(S/N比)の低下である。

【0004】 イメージセンサの感度は、画素面積、開口部効率、量子効率、蓄積時間、そして電荷から電圧への変換因子に比例する。現代のイメージセンサの最大センサ感度は通常、収集した電荷を出力電圧へ変換する電荷検出増幅器の雑音フロア(noise floor)によって決定される。この制限がなければ、個々の光子を検出して光子計数動作を実現することも可能であろうし、従って物理的な基本法則によって決定される究極のイメージセンサ特性を得ることも可能なはずである。

【0005】 しかし、電荷検出増幅器の雑音フロアを低減することは容易な作業ではない。より優れた特性を達成するために、センサの設計者は、複雑なkTC雑音抑制回路を用いたり(IEEE Trans. on Consumer Electronics誌の1989年8月号、第35巻、第3号の頁368-374に記載された“高解像度CCDカメラ用の新しい雑音抑制法(A

New Noise Suppression Method for High-Definition CCD Camera”)、電流変調技術を用いたり(IEEE Trans. on Electron Devices誌の1991年5月号、第ED-38巻の頁1021-1027に記載された“高感度モードで動作する250k画素SITイメージセンサ(A 250k-Pixel SIT Image Sensor Operating in its High-Sensitivity Mode)”)、あるいはその他多くの新しい電荷検出機構を採用する(IEEE Trans. on Electron Devices誌の1991年5月号、第ED-38巻の頁1048-1051に記載された“高解像度CCDイメージセンサ用の新しい低雑音出力増幅器(New Low-Noise Output Amplifier for High-Definition CCD Image Sensor)”)ことによって電荷から電圧への各種の変換方式を開発してきた。しかし、良く知られた技術があって、その技術はイメージオルシコン撮像管で長い間使用されてきた。それはキャリア増倍方式である。

【0006】 現在、何らかの形でキャリア増倍方式を採用している固体方式の装置は市場に数多くある。それらの装置は典型的には“電子なだれ(アバランシェ)フォトダイオード(APD)”と呼ばれ、光通信の分野で使用されている。このテーマに関しては膨大な量の論文が蓄積されており、優れたレビューも見つけることができる(ニューヨーク、アカデミックプレス社から1985年に出版された、Semiconductors and Semimetalsシリーズの第22巻、“光波通信技術(Light-wave communication Technology)”)。最近では、エリアイメージセンサで使用することができる、センシング画素でのキャリア増倍に関して説明した論文も現れた(IEEE Trans. on Electron Devices誌の1990年8月号、第ED-37巻の頁1861-1868に記載された“電荷蓄積モードにおけるSiのp-n電子なだれフォトダイオードに基づく新しい高利得イメージセンサセル(A novel High-Gain Image Sensor Cell Based on Si p-n APD in Charge Storage Mode Operation)”)。

【0007】 キャリア増倍方式は、この過程に伴う雑音が非常に少ないために、それが固体方式のAPDセンサや通常の真空管光電子増倍管に使用されているように、感度増大や信号対雑音比の増大に効果的である。この方式はセンサがキャリア数を増幅器の雑音フロアよりも十分大きいレベルにまで増大させることを許容し、従って光子計数動作モードを提供できる。出力信号の信号対雑

音比は、従って電荷検出増幅器の雑音によって制限されるのではなく、入力の光子束の信号対雑音比にはほとんど等しくなる。しかし、A P D方式の装置は画素アレイ中に組み込むためには大きすぎ、また利得も制限される。

【0008】設計者が当面している問題点のいくつかは、(イメージの記録を行わない) 真空管光子検出器と同等のより高いキャリア増倍因子を実現するように電荷増倍機能を固体方式のイメージセンサアレイに組み込むことが困難なこと、フォトサイト (photosite) でキャリアの増倍を行う装置で可能な以上のより高い増倍因子を達成できる方法を開発することである。従って、上述の問題点のそれぞれ、あるいはすべてを解決する進展が現在、求められている。

【0009】

【発明の概要】ここにおいて、電荷増倍能力を持つCCDイメージセンサに対する需要が存在することが理解される。本発明はそれらの需要に応えるものである。

【0010】一般的に、そして本発明の1つの形態において、CCDセル中での電荷キャリアの衝突電離を引き起こす工程を含むCCDセル中での電荷増倍の方法が開示される。

【0011】本発明の別の1つの形態では、CCDセル中の電位井戸(ウエル)中に電荷を一時的に保持すること、前記電位井戸から分離されたCCDセルの部分に電界領域を生成することであって前記電界を横切るキャリアによって衝突電離が引き起こされるような十分高い電界を生成すること、前記電位井戸中の電荷を前記電界領域中へ流すことであって、その電荷の流れによって衝突電離によって電荷の増倍を得るように流すこと、の工程を含むCCDセル中での電荷増倍の方法が開示される。

【0012】本発明の別の1つの形態では、イメージセンサアレイ中へイメージを検知すること、前記アレイ中のイメージによって発生する電荷レベルを検出すること、前記検出されたレベルに応答して前記アレイへのバイアスレベルを調節すること、前記バイアスレベルが、前記アレイ中の少なくとも1つのセル中に比例的な電界領域を発生し、その電界を通過する電荷キャリアによって衝突電離が引き起こされるようにすること、の工程を含むイメージセンサアレイ中での自動的利得制御の方法が開示される。

【0013】本発明の更に別の1つの形態では、CCDセル中での電荷キャリアの衝突電離によって電荷が増倍されるようになった電荷増倍装置(CMD) CCDセルが開示される。

【0014】本発明の更に別の1つの形態では、一時に電荷を保持するための電位井戸、前記電位井戸から分離されたCCDセルの部分中の電界領域であって前記電界を横切るキャリアによって衝突電離が引き起こされるのに十分強い電界を有する領域、前記電位井戸中の電荷を前記電界領域へ流れ出させる手段であってそれによっ

て衝突電離によって電荷の増倍を得るための手段、を含む電荷増倍装置(CMD) CCDセルが開示される。

【0015】本発明の更に別の1つの形態では、イメージを検知するためのアレイ、前記アレイの出力へつながれて前記アレイ中のイメージによって発生する電荷レベルを検出するための検出器、前記アレイと検出器とへつながれて前記検出されたレベルに応答して前記アレイへのバイアスレベルを調節するための回路であって、前記バイアスレベルが前記アレイの少なくとも1つのセル中に比例的な電界を生成してその電界中を移動する電荷キャリアによって衝突電離を引き起こすための回路、を含む自動利得制御機能を備えたイメージセンサアレイが開示される。

【0016】本発明の更に別の1つの形態では、イメージを検知するためのアレイ、前記アレイの出力へつながれて前記アレイ中のイメージによって発生する電荷レベルを検出するための検出器、前記アレイと検出器とへつながれて前記検出されたレベルに応答して前記アレイへのバイアスレベルを調節するための回路であって、前記バイアスレベルが前記アレイの少なくとも1つのセル中に比例的な電界を生成してその電界中を移動する電荷キャリアによって衝突電離を引き起こすための回路、を含む自動利得制御機能を備えたイメージセンサアレイが開示される。

【0017】本発明の更に別の1つの形態では、イメージを検知するためのアレイ、前記アレイの出力へつながれて前記アレイ中のイメージによって発生する電荷レベルを検出するための検出器、前記アレイと検出器とへつながれて前記検出されたレベルに応答して前記アレイへのバイアスレベルを調節するための回路であって、前記バイアスレベルが前記アレイの少なくとも1つのセル中に比例的な電界を生成してその電界中を移動する電荷キャリアによって衝突電離を引き起こすための回路、を含む自動利得制御機能を備えたイメージセンサアレイを含む映画用(motion) ビデオカメラが開示される。

【0018】本発明の特徴は、本発明が、より高い感度、進歩した信号対雑音比、そして可変利得を備えたイメージセンサを可能とするということである。

【0019】本発明の以上の、およびそれ以外の点について、図面を参照して説明する。図面では、同様な部品には同じ参照符号を付してある。

【0020】

【実施例】本発明は、センシング画素中ではなく、典型的なCCDイメージセンサ中で、電荷転送過程においてキャリアの増倍を行うようになったイメージセンサを提供する。この新規な方式は、従ってイメージオルシコンの動作に同等もしくはそれを凌ぐ特性を備えた固体方式のイメージセンサ構築への道を開くものである。

【0021】電荷増倍をCCD装置へ組み込むことによってそれの重要な特長が強調される。MOSまたはCI

Dセンサに対するCCDの優位性は、フォトサイトで収集された電荷が離れた位置の（通常は同一チップ上の）センシング増幅器へ効率よく転送できることにある。そのため、実質的に配置上の制約がないので、増幅器は最大特性を達成できるように最適化することができる。電荷検出増幅器への転送は、多くの画素位置から実質的に損失無しで高速に行うことができる。

【0022】本発明の概念を用いて、電荷転送経路中へ低雑音電荷増倍構造を付加することも可能である。これによって電荷センシング検出器へ到達するキャリア数は増加し、特に高周波において低レベル信号の検出が容易になる。この概念を採用するCCDイメージセンサは、従って、より高い感度、より低い雑音、そして電荷増倍領域での電界強度を外部から制御することによる可変利得という特長を備えることになる。

【0023】図1は一般的に10で示された簡単な4相CCD構造を示しており、それはこの分野で既知の方法で構成されたものである。図2は、図1の装置において、装置を通しての（電荷増倍なしの）標準的な4相の電荷転送を実現するために、図1の4個のゲート電極12、14、16、そして18へそれぞれ与えられるパルスを示すタイミング図である。図1の電位図は、図2のタイミング図に示された各時点でのCCDチャネル中の電位分布を示している。当業者には明かなように、電荷の移動する方向の先端に電位井戸を生成し、後端で電位井戸を取り除くことを次々と行うことによって電荷がチャネルに沿って転送されていく。このように電荷パケット20はCCDチャネルに沿って左から右へと移動する。t₁からt_{1'}の期間が1クロックサイクルを表し、その間に電荷パケット20は4相領域を移動する。

【0024】図3には本発明の第1の好適実施例が一般的に50で示されている。これは図1の従来技術のCCDセルに電荷増倍機能を組み込んだものである。図4は、図3の装置中を通して電荷の転送と増倍とを達成するために、4個のゲート電極52、54、56、そして58へそれぞれ供給されるパルスを示すタイミング図である。直流バイアスされた転送障壁が位相3電極56の下に形成され、一時的な蓄積井戸が位相2電極54の下に形成される。位相1は画素分離器として作用し、高電界領域が位相3電極56と位相4電極58との界面に形成される。位相2電極54のバイアスが低下すると（すなわち電位が上昇すると）、蓄積されている電荷は位相3電極56の下の転送障壁を越えて、位相3電極56と位相4電極58との間の高電界領域中へ注入される（高電界の生成については後述する）。キャリアがCCDチャネル中を移動する間に、それは格子を構成する原子と相互作用を行ってそのエネルギーを失う前に、平均的に“平均自由行程”を移動する。しかし、チャネル中の電界が十分強ければ、キャリアはその平均自由行程を移動する間に電界から十分なエネルギーを得ることがで

き、格子原子と衝突することによって価電子帯から付加的な電子を解放する。初期キャリアは、衝突によって生成した正孔および電子と共に衝突領域を離れて自由になる。この過程は衝突電離と呼ばれる。この過程中に電子-正孔対はCCDの表面に垂直な方向の電界によって分離され、電子のみが位相4電極58の下の井戸中に集められる。正孔は、CCD構造とそれらの生成場所とに依存して、パルク方向、またはシリコンと二酸化シリコン界面方向へ流れる。生成した正孔は通常、それ以上増倍過程に関与しない。従って、増倍は単一のキャリアのみを含むことになり、これは本質的に低雑音過程になることが知られている。

【0025】すべてのキャリアが高電界領域を転送されて、増倍された後に、それらの転送は次に段階へ進むことができる。このことは位相1電極52を高レベルへ、また位相4電極58を低レベルへバイアスし、それに続いて位相2電極54を高レベルへ、位相1電極52をそれの元の低レベルへ戻すようにバイアスすることによって行われる。この時点で、キャリアは次の段階の一時的な蓄積井戸中にあって、次の増倍のための準備ができる。次の段階は位相4電極58を高レベルへバイアスして、再び電荷を位相3電極56下の電位障壁を越えて注入することで開始される。図3から明かなように、キャリアを位相2電極54下の一時的な蓄積井戸へ戻すように転送することもできる。このことは位相4電極58のバイアスを下げ、位相2電極54のバイアスを上げることによって行われる。この場合、位相2電極54と位相3電極56との間に（これらの2つの領域間の大きい電位差のために）高電界領域が生成され、増倍されたキャリアはそれらが元もと出発した井戸（すなわち位相2）へ集められる。双方向性の転送によってキャリア増倍を行うこの方法は、数多い段階を備えた長い構造のための十分な場所がない時や、転送回数を外部から変更する必要のある場合などに有利である。

【0026】CCDチャネルにおいて電荷増倍を達成するためには、大きい横方向電界を有する複数の領域を通してキャリアを転送することが必要である。これらの電界は、2つの隣接するゲート電極間に電位差を与えるか、または2つの隣接する領域で（イオン打ち込みやヘテロエピタキシャル成長によって）異なるドーピング分布を持たせることによって生成される。典型的なCCD装置では、この大きい電界がゲート電極間の領域に存在する。しかし、キャリアの増倍は通常起こらない。最近のCCDの設計は1つのゲートから次のゲートへ滑らかな電位の分布を持たせることによって、各ゲートごとにフーリエ（fringing）（横方向）電界ができるだけ遠くまで達するようにして最適化が図られている。この設計の理由は電荷転送効率（C.T.E.）を最大に保ちながら、高速の電界援用電荷転送を達成することである。ゲートへのバイアスが変化するに伴って、電荷はほとん

ど直ちに電位の最小場所へ到達するように流れ、通常は既に存在しない大きな電界に出会うことはない。ゲートのバイアスがそれの最大レベルに到達すると、通常はすべての電荷が既に次の井戸に蓄えられている。標準的なCCDチャネルでキャリアの増倍が起こらない理由は典型的なCCDがそれの井戸容量いっぱいの状態において動作するように設計されているからである。チャネル中の多量の電荷は内部電界を低下させ、そのため電子なだれ条件の形成が阻止される。

【0027】電荷増倍を行うためには、3つの要求が充たされることが望ましい。第1は、ゲート上のバイアスが変化して大きいフリンジ電界が形成されるための時間がある場合に、転送障壁の後ろの蓄積井戸中に電荷が一時的に蓄積されなければならない。この転送遅延は、外部のクロック駆動器の制約からゲート上のバイアスがそれほど急速に変化することができないため必要である。電界がそれらの最大強度に到達した後、電荷は転送障壁を越えて高電界領域へ注入されることができる。第2の条件は、加速されたキャリアがCCDチャネルの材料中で衝突電離を引き起こすために十分大きいエネルギーを得られるように電界が十分強いものでなければならないということである。最後に、CCDチャネル容量に比べて小さくなければならない。しかし、特定の応用においては、この自己制限機能は、信号圧縮を通して装置のダイナミックレンジを拡大するという特長として利用される。

【0028】今日頻繁に使用されているCCD装置には2つの型がある：表面チャネルCCDと埋め込みチャネルCCDである。本発明の好適実施例は埋め込みチャネル装置を採用しているが、電荷増倍の概念はこれら2つの型のいずれにも適用できる。しかし、克服すべき問題点は、表面から離れ、ゲート電極から特定の距離にあるチャネル中で電荷が移動することである。不幸にも、電極からのチャネルの距離が大きくなるほど、横方向の電位分布は滑らかになる傾向がある。最も大きい横方向電界はゲート電極間にあり、パルク中への距離が増えるほど減少する。この結果、埋め込みチャネル装置において高い電子なだれ電界を生成することはより困難になる。このことは図5に、電荷増倍ゲート（すなわち、図3の位相4電極58）下のCCDチャネルのエリアに対する断面の二次元的な電位分布の概略図として示されており、この図はCMDゲートのすぐ隣の最も高いレベルにある電位を示している。

【0029】図6は従来技術の仮想位相（virtual phase）埋め込みチャネルCCD装置（テキサスインスツルメンツTC211）を一般的に70で示しており、この動作は本発明の第2の好適実施例を実験的に実証するように修正されている。このCCD自体の

標準的な動作は、ここに参考のために引用する、本発明の出願人に譲渡された米国特許第4,679,212号に詳細に述べられている。

【0030】図6から、もし装置に適正なクロックが供給されるならば、TC211に付属している標準的なアンチブルーミング（anti blooming）ゲートをCMDゲート74として利用できることが分かる。高電界は、ゲート電極72下のクロックを与えられる井戸から電荷が注入される前に、領域76の下に存在する仮想障壁（virtual barrier）とCMDゲート74との間の界面に生成される。電界の注入が終了すると、CMDゲート74のバイアスは下がることができ、仮想井戸（virtual well）へ転送された電荷は領域78の下に見いだされ、次のサイクルの準備ができている。タイミング図が図7に示され、実験の設定は図8に一般的に80で示されている。

【0031】CCD構造における電荷増倍の効果をはっきり実証するために、図8のTC211装置84はイメージセンシングエリア上へ投影された水平バーのパターン（水平シフトレジスタに平行）を与えられている。TC211センサ84はフルフレーム（full frame）装置であるため、照明のために使用されるLED光源82には蓄積時間のあいだだけパルスが供給される。LED82は良好な一様性でイメージセンシングエリアを照明する。図7のタイミングパルスが、予めプログラミされたタイミングIC90の制御下で駆動器86と88によってセンサ80へ供給される。センサ84からの直列シフトレジスタ出力は駆動器86からの出力によって制御されて、増幅器92、標本化および保持回路94、そして別の増幅器96へと送られる。この出力は次にオシロスコープ98上に表示される。

【0032】図9のオシロスコープ像は電荷増倍機能が働いていない場合の、この回路のビデオ出力を示している。明らかなように、出力はイメージとして用いられた水平バーの明るい領域と暗い領域とが交互に並んだ一様な照明の様子を反映している。これと対照的に、図10のオシロスコープ像は電荷増倍機能を働かせた場合の図8の回路の結果のビデオ出力を示している。この像から、イメージセンサ84の直列シフトレジスタの近くに位置するストライプからの（像の左側からの）電荷は少數のCCD段階（従って、少數の電荷増倍段階）しか転送されていないため、あまり大きな増倍を示しておらず、最小のレベルを有していることが分かる。他方、イメージエリアの最上部（像の右側）からの電荷は約165段階を通過して転送されているが、十分に増倍されていることが分かる。この像は、このように図6の装置の修正された動作に期待される電荷増倍の振る舞いを確認させるものである。

【0033】図8の回路から得られる最大の増倍はおよそ5×である。この装置が165本のラインを含んでい

ることを考慮に入れるに、この増倍率は1転送当たりに約 $M = 1.01$ という利得に変換される。または1段階当たりほどよい1%程度の信号レベル増倍に変換される。このような特性レベルが既存の市販されているCCDイメージセンサに対して簡単なバイアスの修正を施すことによって得られたということは、もし装置設計を電荷増倍機能に関して最適化するならば、ずっと大きい増倍因子も達成できるであろうことが期待できる。

【0034】以上のように、CCDチャネルについて電荷増倍機能を実証してきたが、従来技術の小型画素のCCDイメージセンサに固有な低感度と高雑音の問題に対する解答であることを実証することに关心がある。調べるべき重要なパラメータは、増倍因子 M に加えて、電荷増倍過程それ自身の間に発生する雑音である。この雑音は次の式で定義される過剰雑音因子(excess noise factor) F によって通常、特徴づけられる：

【0035】

【数1】

$$F = (1/M^2) \langle n^2 \rangle / \langle n_e^2 \rangle \quad (1)$$

上の式(1)の尖った括弧は集合の平均を意味し、 $\langle n^2 \rangle$ と $\langle n_e^2 \rangle$ はそれぞれ増倍の前後の信号キャリア変動であり、 M は次の式で定義される増倍因子である：

【0036】

【数2】

$$M = \langle n \rangle / \langle n_e \rangle \quad (2) *$$

$$(S/N)_{\text{std}} = n_e (n_e F + (n_e/M)^2)^{-1/2} \quad (5)$$

ここで、 n_e は光子励起生成されたキャリアの数、 $(S/N)_{\text{std}}$ は光子励起生成されたキャリアの信号対雑音比、 $(S/N)_{\text{std}}$ は標準的なCCDイメージセンサの信号対雑音比、 $(S/N)_{\text{std}}$ は電荷増倍を備えたCCDイメージセンサの信号対雑音比、そして n_e は等価な電※

$$(Q_e)_{\text{std}} = (F + (n_e/M)^2)^{-1/2} / n_e \quad (6)$$

を定義することができる。この式から、例えば $M = 20$ というような中程度の利得に関して、 $n_e = 20$ の電子数の雑音フロアを容易に達成できるCDS(相関二重標準化、ここに参考のために引用する、本発明の出願人に譲渡された米国特許第4,656,503号に定義されている)回路を備えた従来の電荷検出増幅器を用いて、 $n_e = 1$ の電子数において $(Q_e)_{\text{std}} = 0.707$ を達成することが可能であることが容易に分かる。他方、もしCMDが使用されなければ、 $(Q_e)_{\text{std}}$ は次のようになる：

【0041】

【数7】

$$(Q_e)_{\text{std}} = (1 + n_e^2 / n_e)^{-1/2} \quad (7)$$

この場合、 $(Q_e)_{\text{std}} = 0.707$ はやっと $n_e = 40$ 電子で達成できよう。これは標準的なCCDイメージセンサがCMDを備えたセンサに対して競争力を失わせるあまりに低い特性である。

【0037】この増倍利得因子 M はまず図8の装置について測定され、結果は図10に示されている。このグラフは利得のCMDゲート高レベルバイアスに対する依存性を示し、期待通りの勾配を有している。20ボルト付近のゲートバイアスについて本質的な利得の増加が認められる。第1の顕著な1よりも大きい利得の見られるしきい値は約14ボルトである。ゲートバイアスを22ボルトよりも大きくなると、列と列との非一様性が増大し、出力が飽和に近づく。この時点で、CCDチャネルを通じて移動する多量の電荷によって電子なだれ電界がクエンチを初めていることが仮定されており、その場合の増倍度はいくらか減少する。

【0038】過剰雑音因子 F の結果は図11に示されている。この図から過剰雑音因子は約 $F = 1$ に等しいことが明かである。これはまた、増倍因子 M にはほとんど無関係である。このことは非常に有利な結果であって、標準的なCCDイメージセンサから光子計数特性に近い動作が可能であることを示唆している。このことは次のように表される：

【0039】

【数3】

$$(S/N)_{\text{std}} = (n_e)^{1/2} \quad (3)$$

【数4】

$$(S/N)_{\text{std}} = n_e (n_e + n_e^2)^{-1/2} \quad (4)$$

【数5】

※子の数で表した増幅器雑音フロアである。CMD装置を備えたCCDの信号対雑音比を入力信号の信号対雑音比に対して生じることによって、次の評価指標 Q_e ：

【0040】

【数6】

$$(Q_e)_{\text{std}} = (F + (n_e/M)^2)^{-1/2} / n_e \quad (6)$$

【0042】CMD概念の特長のいくつかは次のようなものである：CMDは多相(multiphase)装置から単一位相の仮想ゲート(virtual gate)CCDに至る広い範囲の既存CCD構造の任意のものに容易に組み込むことができる。高利得を実現するために数多くの段階をカスケード接続することができる。利得はCMDゲートクロック振幅を調節することによって外部から制御することができる。最後に、電荷注入と増倍の間の必要な時にのみ、高電界をパルスとして与えることができる。起こり得る望ましくないダークキャリア発生を最小化するために、電荷を増倍する必要がない時には高電界はオフされる。

【0043】別の1つの特長は、新しい電荷増倍概念の基本的な特長を保ちながら可能な、装置配置の柔軟性が大きいことである。いくつかの例を図13に示してある。図13aはCMD機能をCCDチャネルの各段階へ、あるいは一群の段階へ組み込んだ直接的な方式を示

す。電荷増倍因子Mは各段階または段階群に関して独立的に制御され、あるいはすべての制御ラインを单一の駆動器へつなぐ。図13bは空間が厳しく制限されている応用で、電荷の繰り返し増倍を許容する新規な構造を示している。信号は従来のCCDチャネル100中へ直列的に入力される。それは次にCMDチャネル102中へ並列的にシフトされ、そこにおいて右へ直列的にシフトされ、各シフト毎に増倍される。その後、出力CCDチャネル104へ並列的にシフトされ、更に増幅器106へ送られる。この特定の実施例は、CMDチャネル102中へ一旦入ると、信号は、必要とされる電荷増倍が達成されるまで、左から右へ、右から左へと繰り返しシフトされる。電荷増倍のこのレベルは固定されてもよいし、外部条件に依存して連続的に変化させてもよい。図13cは“レーストラック(race track)方式”に配置されたCCD構造の例を示している。信号は標準的なCCDチャネル110中へ直列的に入力され、CMDチャネル112中へ並列的にシフトされ、そこで望みの電荷増倍を達成するために必要な回数ループ状に直列シフトされ、その後出力CCDレジスタ114へ並列的にシフトされ、更に増幅器116へ送られる。この配置はまた、非常に小さい空間中に数多くの増倍段階を許容する。最後の図13dはいくつかの並列CCDチャネル118を示しており、それは单一の制御ラインの制御下にあるCMDセル119を含んでいる。CCDチャネル118はすべて直列シフトレジスタ121中へシフトを行って空になっており、直列シフトレジスタ121はその電荷を出力へシフトする。この配置は多くの同様なあるいは類似の配置と同じように、いくつかの並列CCDチャネルのそれぞれに同量の利得を導入することを許容するため、イメージセンサアレイに使用するのに大いに有用である。

【0044】本発明の電荷増倍の概念は当該分野で既知の任意のCCD設計に容易に採用することができる。例えば、電荷増倍から利益を得るCCD設計の例には次のものが含まれる：打ち込みされた井戸領域を備えた、あるいは備えていない多相CCD、二次元電子ガス構造に基づくCCD、仮想位相CCD、埋め込みチャネル装置、表面チャネル装置等。

【0045】当業者は、CMD装置の可変利得特性がCMD装置を、帰還を組み込んだ自動利得制御(AGC)システムに特に適したものとしていることに容易に気づかれるであろう。このことはイメージセンシングシステム中のCCDがシステムの動作条件に依存する利得因子を有することを許容する。典型的なシステムのブロック図を図14に示す。ここで、レンズ120がCMD/CCDイメージセンサアレイ122上にイメージを結像し、イメージセンサアレイは信号の電荷レベルを増倍してビデオ信号プロセッサ124へ直列出力を供給し、ビデオ信号プロセッサ124の出力はモニタおよび/また

はビデオレコーダへ送られる。ビデオ信号プロセッサの出力はピーク/平均信号検出器126によって、外部プログラム入力とタイミング発生器128からのウエイト(we ight)制御とに基づいて、標準化される。ピーク/平均信号検出器126はCMD/CCD駆動器回路130へ、システムレンズが見るシーンの照明レベルに比例したCMD利得制御出力を供給する。この制御信号はCMD/CCD駆動器回路130によって用いられて、CMD/CCDイメージセンサ122へ送られる制御信号を調節し、それによって電界の強度を、従って装置の利得を制御する。このようにして、このシステムはレンズ120に対する絞り制御を不要とし、その結果拡張されたダイナミックレンジを備えた装置を提供すると共に、低価格のレンズを実現し、機械的な方式よりも信頼性高い電子式の絞り制御を提供する。

【0046】以上のように、いくつかの好適実施例について詳細に説明した。本発明の範囲にはここに述べたものとは異なる実施例であって、本発明の範囲内に含まれる実施例を包含することを理解されたい。

【0047】例えば、電荷増倍を最大化し、装置の信号対雑音比を最大化する特殊なゲート構造を電荷増倍領域に採用したり、CMDゲート下に特殊な高電界打ち込み領域を使用したり、ピルトインの固定電界領域を採用したりすることが考えられる。

【0048】含むという表現は本発明の範囲に関する場合、非排他的と解釈されるべきである。

【0049】内部および外部の接続はオーミックなものでも容量性のものでもよく、直接的でも中間回路等を介しての間接的なものでもよい。本発明の組み込みは、個別部品としてでもよいし、光学その他の技術に基づく形態および実施例の他に、シリコン、ガリウム砒素、その他の電子材料群中への完全集積化された回路としてでもよい。

【0050】本発明は例示された実施例に関して説明してきたが、この説明は限定的な意図のものではない。例示した実施例の各種の修正や組み合わせが、本発明のその他の実施例と共に可能であることは本明細書を参考にすることで当業者には明らかになるであろう。従って、本発明の特許請求の範囲はそれらの修正やその他の実施例を包含するものと理解すべきである。

【0051】以上の説明に関して更に以下の項を開示する。

(1) CCDセル中で電荷を増倍するための方法であって、前記CCDセル中で電荷キャリアの衝突電離を引き起こす工程を含む方法。

【0052】(2) CCDセル中で電荷を増倍するための方法であって：前記CCDセル中中の電位井戸中に電荷を一時的に保持すること、前記CCDセル中の前記電位井戸から分離された部分に電界領域を生成することであって、前記電界を横切るキャリアによって衝突電離が

引き起こされるような十分強い電界を有する領域を生成すること、前記電位井戸中の前記電荷を前記電界領域中へ流れ出させることであって、前記流れが衝突電離によって前記電荷の増倍をもたらすように流れを引き起こすこと、の工程を含む方法。

【0053】(3) 第2項記載の方法であって、前記流れを引き起こす工程が前記電位井戸の寸法を減少させることによって実現され、それによってそこにある前記電荷が前記井戸を越えて流れ出し、次に前記電界領域中へ流れ出すようにする方法。

【0054】(4) イメージセンサアレイ中の自動利得制御のための方法であって：前記アレイ中にイメージを検知すること、前記アレイ中の前記イメージによって発生する電荷レベルを検出すること、前記検出されたレベルに応答して前記アレイへ供給されるバイアスレベルを調節することであって、前記バイアスレベルが前記アレイの少なくとも1つの中に、前記電界中を移動する電荷キャリアによって衝突電離を引き起こすための比例的な電界を生成するように、バイアスレベルを調節すること、の工程を含む方法。

【0055】(5) 第4項記載の方法であって、前記イメージセンサアレイが映画用ビデオカメラの一部である方法。

【0056】(6) 第4項記載の方法であって、前記イメージセンサアレイがスチル用ビデオカメラの一部である方法。

【0057】(7) 電荷増倍装置(CMD) CCDセルであって、電荷が前記CCDセル中の電荷キャリアの衝突電離によって増倍されるようになった装置。

【0058】(8) 第1項記載の方法または第7項記載の装置であって、前記衝突電離が前記高電界領域中での前記キャリアの加速によって引き起こされる方法または装置。

【0059】(9) 第1項記載の方法または第7項記載の装置であって、前記衝突電離がCCDチャネルの各セル中で起こるようになった方法または装置。

【0060】(10) 電荷増倍装置(CMD) CCDセルであって：一時的に電荷を保持するための電位井戸、前記電位井戸から分離された前記CCDセルの一部分中の電界領域であって、前記電界が電界を横切るキャリアによって衝突電離が引き起こされるに十分な強さであるような電界領域、前記電位井戸中の前記電荷を前記電界領域中への流出を引き起こす手段であって、その流れの結果、衝突電離によって前記電荷の増倍がもたらされるようにならせるように流れを引き起こす手段、を含む装置。

【0061】(11) 第2項記載の方法または第10項記載の装置であって、前記電位井戸が前記CCDセルの表面上のエリアへ電位を供給することによって生成されるようになった方法または装置。

【0062】(12) 第2項記載の方法または第10項記

載の装置であって、前記電界が前記CCDセルの表面上の2つのエリア間に電位差を形成することによって生成されるようになった方法または装置。

【0063】(13) 第2項記載の方法または第10項記載の装置であって、前記電界が前記CCDセルの表面上の2つの領域間に、前記領域にそれぞれ異なるドーピングを施すことによって電位差を形成することによって生成されるようになった方法または装置。

【0064】(14) 第13項記載の方法または装置であって、前記ドーピングがイオン打ち込みによって行われる方法または装置。

【0065】(15) 第13項記載の方法または装置であって、前記ドーピングがヘテロエピタキシャル堆積によって行われる方法または装置。

【0066】(16) 第10項記載の装置であって、前記流れを引き起こす手段が電位を供給された前記電位井戸上に取り付けられたゲートであって、前記電位を下げるによって前記井戸の寸法が減少し、それによってそこにある電荷が前記井戸のサイドを越えて、前記電界領域中へ流れ出すようになった装置。

【0067】(17) 第2項記載の方法または第10項記載の装置であって、前記CCDセルが打ち込み井戸を備えた多相装置である方法または装置。

【0068】(18) 第2項記載の方法または第10項記載の装置であって、前記CCDセルが打ち込み井戸を備えていない多相装置である方法または装置。

【0069】(19) 第2項記載の方法または第10項記載の装置であって、前記CCDセルが仮想位相装置である方法または装置。

【0070】(20) 第2項記載の方法または第10項記載の装置であって、前記CCDセルが埋め込みチャネル装置である方法または装置。

【0071】(21) 第2項記載の方法または第10項記載の装置であって、前記CCDセルが表面チャネル装置である方法または装置。

【0072】(22) 第2項記載の方法または第10項記載の装置であって、前記CCDセルが二次元電子ガス構造に基づいている方法または装置。

【0073】(23) 自動利得制御を有するイメージセンサアレイであって：イメージを検知するためのアレイ、前記アレイの出力へつながれて前記アレイ中の前記イメージによって発生する電荷レベルを検出するための検出器、前記アレイと前記検出器へつながれて、前記検出されたレベルに応答して前記アレイへ供給されるバイアスレベルを調節する回路であって、前記バイアスレベルが、前記電界中を移動する電荷キャリアによって衝突電離が引き起こされるように前記アレイの少なくとも1つの中に比例的な電界を生成するようになった回路、を含むイメージセンサアレイ。

【0074】(24) 映画用ビデオカメラであって：自動

利得制御を備えたイメージセンサアレイであって：イメージを検知するアレイ、前記アレイの出力へつながれて前記アレイ中の前記イメージによって発生する電荷レベルを検出するための検出器、前記アレイと前記検出器へつながれて、前記検出されたレベルに応答して前記アレイへ供給されるバイアスレベルを調節する回路であって、前記バイアスレベルが、前記電界中を移動する電荷キャリアによって衝突電離が引き起こされるように前記アレイの少なくとも1つの中に比例的な電界を生成するようになった回路、を含むイメージセンサアレイ、を含む映画用ビデオカメラ。

【0075】(25) スチル用ビデオカメラであって：自動利得制御を備えたイメージセンサアレイであって：イメージを検知するアレイ、前記アレイの出力へつながれて前記アレイ中の前記イメージによって発生する電荷レベルを検出するための検出器、前記アレイと前記検出器へつながれて、前記検出されたレベルに応答して前記アレイへ供給されるバイアスレベルを調節する回路であって、前記バイアスレベルが、前記電界中を移動する電荷キャリアによって衝突電離が引き起こされるように前記アレイの少なくとも1つの中に比例的な電界を生成するようになった回路、を含むイメージセンサアレイ、を含むスチル用ビデオカメラ。

【0076】(26) 一般的に、そして本発明の1つの形態において、CCDセル中で電荷を増倍するための方法であって、前記CCDセル中で電荷キャリアの衝突電離を引き起こす工程を含む方法が開示されている。その他の装置、システム、および方法もまた開示されている。

【0077】

【注意】

(C)著作権、*M*テキサスインスツルメンツ社 1991年。本特許出願のドキュメントの開示部分は著作権およびマスクワーク保護の対象となる材料を含んでいる。本著作権およびマスクワークの権利を有する者は、特許および商標事務所における特許書類または記録として本特許ドキュメントまたは特許開示が複写されることに関しては異議を唱えるものではないが、それ以外に関してはすべての著作権およびマスクワークの権利を保有するものである。

【図面の簡単な説明】

【図1】従来技術の4相CCDセルの断面図。

【図2】図1の4相CCDセルのタイミング図。

【図3】本発明の第1の好適実施例の断面図。

【図4】本発明の第1の好適実施例の電荷増倍動作を示すタイミング図。

【図5】本発明の第1の好適実施例の電荷増倍ゲート下のエリアの断面の二次元的電位分布図。

【図6】本発明の第2の好適実施例の断面図。

【図7】本発明の第2の好適実施例の電荷増倍動作を示すタイミング図。

【図8】本発明の第2の好適実施例の装置における電荷増倍の様子を示すための実験回路の模式回路図。

【図9】一様に照明を与えられた水平バーのパターンに曝された場合の、電荷増倍を行っていない状態での図8の回路のビデオ出力のオシロ波形。

【図10】一様に照明を与えられた水平バーのパターンに曝された場合の、電荷増倍を行った状態での図8の回路のビデオ出力のオシロ波形。

【図11】図8の回路に関する電荷増倍因子MとCMDゲートバイアスとの関係。

【図12】図8の回路に関する過剰雜音因子Fと電荷増倍因子Mとの関係。

【図13】CMD機能を組み込む装置配置例の模式図であって、図13aはCMD機能をCCD各チャネルへ組み込んだ例、図13bは限られたCCDチャネルを使用して電荷の繰り返し増倍を可能にする新しい構造、図13cはレーストラック方式のCCD構造の例、また図13dは並列CCDの例。

【図14】自動的電子絞り制御を備えたCMD/CCDイメージシステムの模式図。

【符号の説明】

10 10 CCD構造

12, 14, 16, 18 ゲート電極

20 電荷パケット

50 第1の実施例の装置

52, 54, 56, 58 ゲート電極

70 仮想位相埋め込みチャネルCCD装置

72 ゲート電極

74 CMDゲート

76 高電界領域

78 仮想井戸領域

82 LED光源

84 TC211装置

86, 88 駆動器

90 タイミングIC

92 増幅器

94 標本化および保持回路

96 増幅器

98 オシロスコープ

40 100 CCDチャネル

102 CMDチャネル

104 出力CCDチャネル

106 増幅器

110 標準CCDチャネル

112 CMDチャネル

114 出力CCDレジスタ

116 増幅器

118 CCDチャネル

120 レンズ

50 121 直列シフトレジスタ

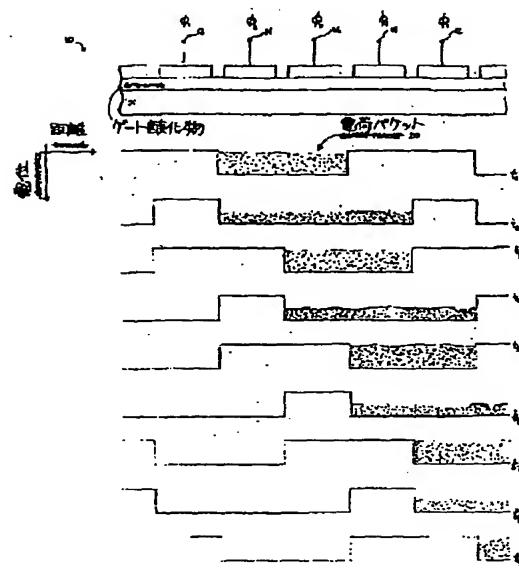
17

122 CMD/CCDイメージセンサアレイ
 124 ビデオ信号プロセッサ
 126 ピーク/平均信号検出器

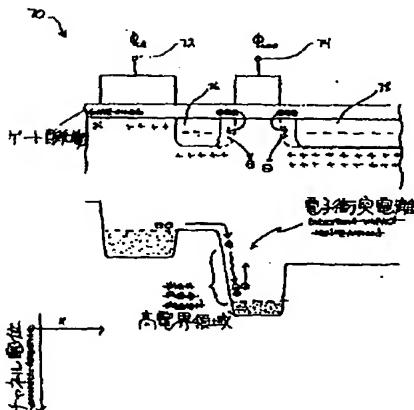
18

128 タイミング発生器
 130 CMD/CCD駆動器回路
 199 CMDセル

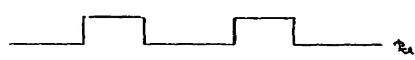
【図1】



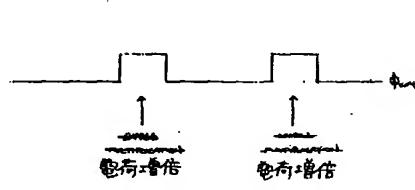
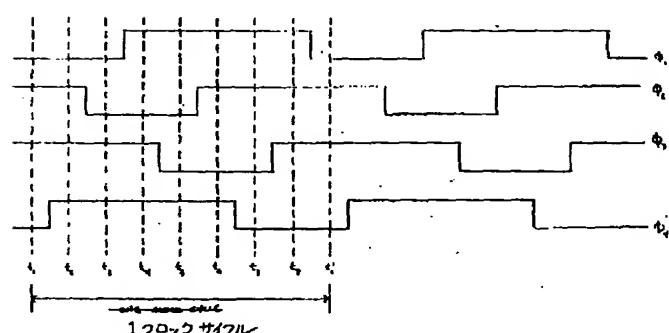
【図6】



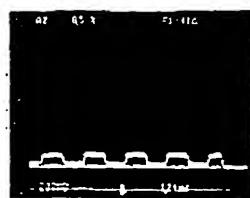
【図7】



【図2】



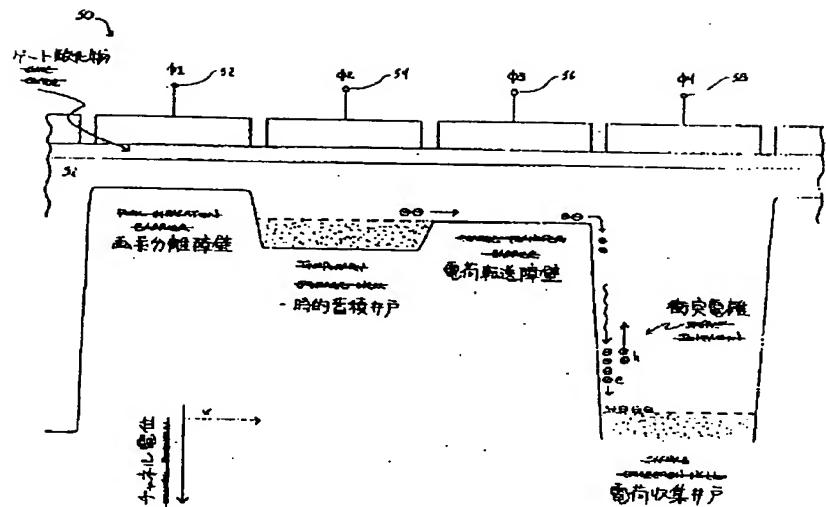
【図9】



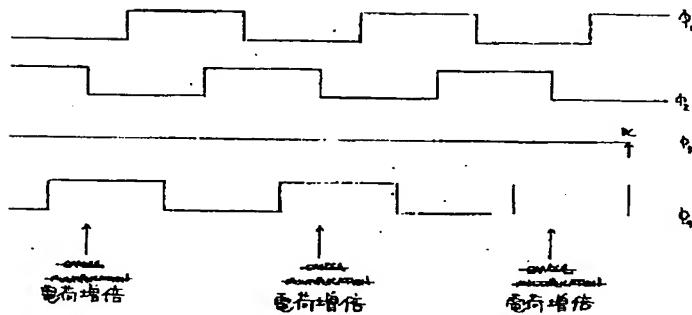
【図10】



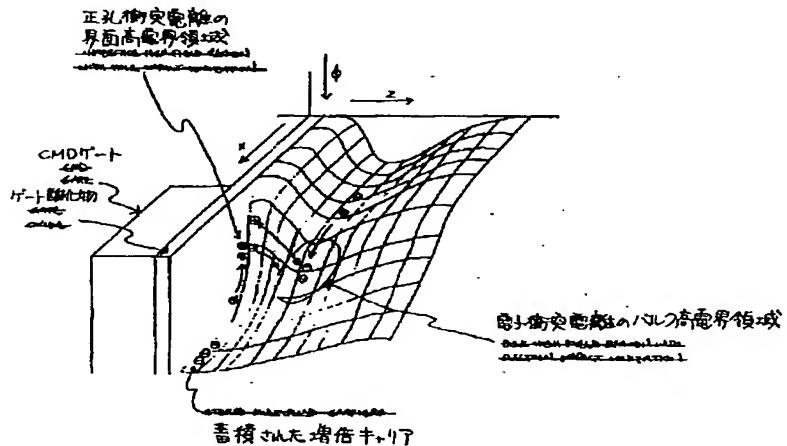
【図3】



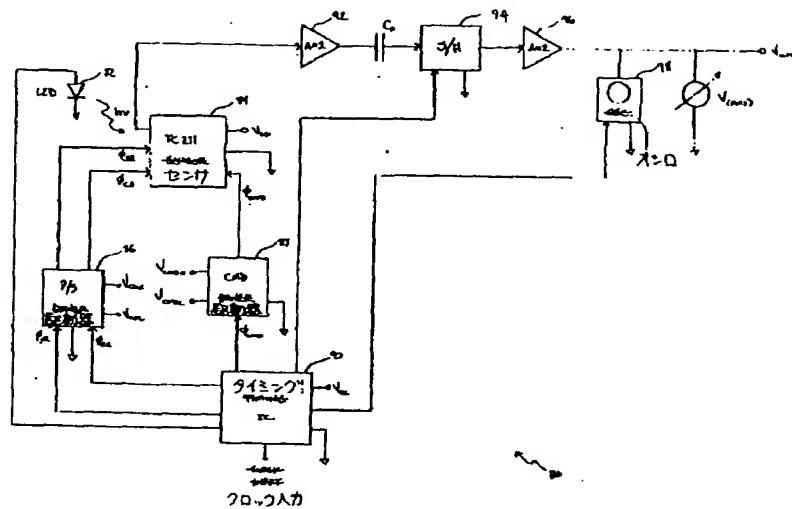
【図4】



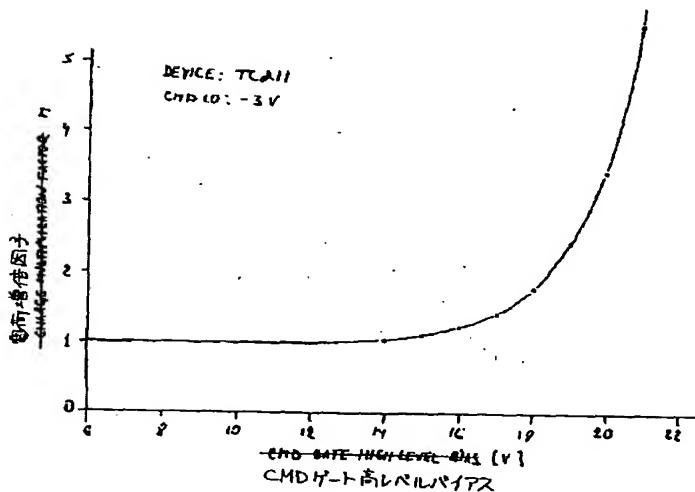
【図5】



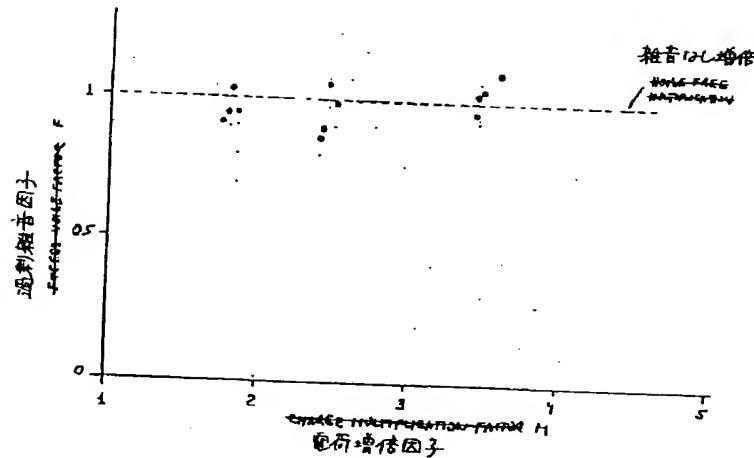
【図8】



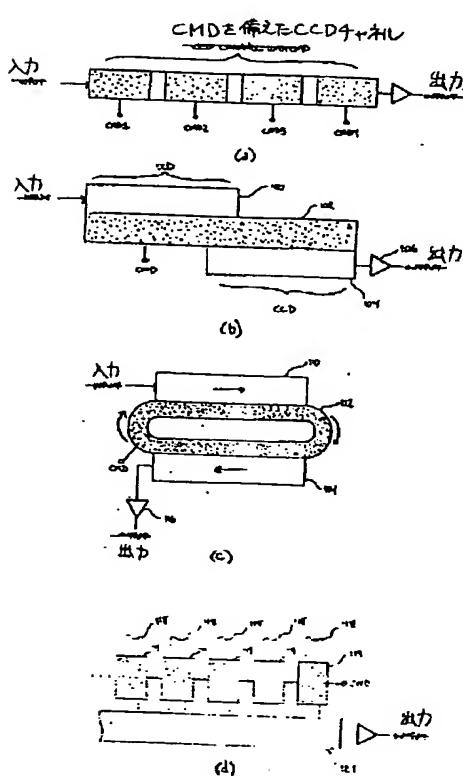
【図11】



【図12】



【図13】



【図14】

